

## Mission

Bündelung der Kompetenzen des IHPs und des Instituts für Informatik und CS der UP

### Kompetenzen Universität Potsdam

- Sensornetze und eingebettete Systeme
- Parallele Systeme
- Sicherheit und Zuverlässigkeit

### Gemeinsame Ziele

- Aufbau eines gemeinsamen Labors am Standort Potsdam / Griebnitzsee
- Enge Zusammenarbeit mit Industrie und Instituten vor Ort
- Vorbereitung von Ausgründungen
- Akquirierung von Forschungsprojekten

### Kompetenzen IHP

- Drahtlose Kommunikationssysteme und Sensorknoten Design
- Design von komplexen SoCs für eingebettete Systeme
- Zuverlässigkeit und Low-Power Design
- Sicherheit von der physischen bis zur System-Ebene.

### Inhaltliche Schwerpunkte

- Entwicklung von Architekturen und Anwendungen von drahtlosen Kommunikationssystemen und Sensornetzen in eingebetteten Systemen
- Realisierung von Demonstratoren und Prototypen von Anwendungssystemen im Bereich des Assisted Livings, in der Automobil-, Automatisierungs- und Raumfahrttechnik, Umweltmonitoring und Medizin
- Middleware und Netzwerkanbindungen für Sensornetze
- Entwurfs- und Testmethodik für zuverlässige, sichere und fehlertolerante eingebettete Systeme-on-Chip (SoC)
- Low-Power und Low-Noise SoC Entwurfstechniken und Methoden für innovatives Schaltungsdesign wie GALS
- High-Performance Embedded Systems

## Struktur des Joint Labs

### Drahtlose Systeme und Sensornetze

- Prof. Langendörfer (IHP)
- Prof. Schnor (UP)
- Prof. Schölzel (IHP)

### Middleware, Parallele Systeme Embedded SoC Design

- Prof. Schnor (UP)
- Professur - DSP (HHI)
- Prof. Schölzel (IHP)
- Dr. Krstic (IHP)

### Anwendungen Internet of Things / Services Multimedia

- Prof. Lucke (UP)
- Prof. Kraemer (IHP)
- Prof. Wächter (GFZ)
- Prof. Schnor (UP)

### Zuverlässigkeit, Sicherheit Innovative Design Methoden

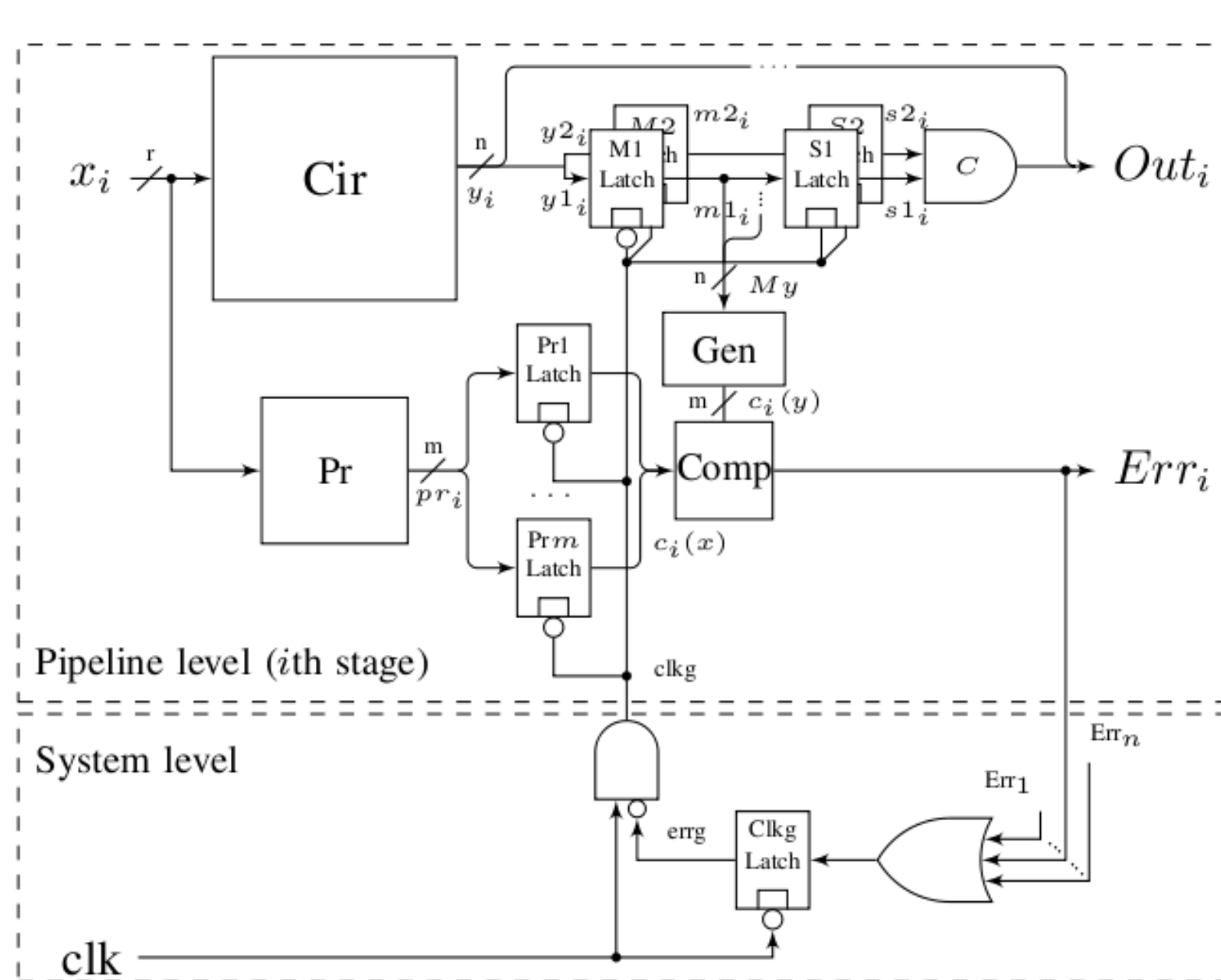
- Prof. Gössel (UP)
- Prof. Kreitz (UP)
- Dr. Krstic (IHP)
- Prof. Schölzel (IHP)

## Aktuelle gemeinsame Projekte

### Kooperation zwischen AG Fehlertolerantes Rechnen (UP) und Abteilung Systeme (IHP)

Thema: Neue Methodik zur Fehlerkorrektur

Dr. M. Krstic (IHP), Dr. V. Petrovic (IHP), S. Weidling (UP), Prof. M. Gössel (UP)



Bei Auftreten eines transienten Fehlers:

- Blockierung der zweiten Hälfte des Taktsignals, bis der temporäre Fehler wieder verschwunden ist
- Korrekter vorhergehender Zustand bleibt in den MS-Flip-Flops erhalten

- Reduzierung der nicht-korrigierten Fehler um Faktor 4 [2] oder auf Null [3]
- Deutliche Reduzierung des Overheads im Vergleich zu TMR
- Anwendung auf pipeline-basierte Architekturen

### Ausgewählte Publikationen

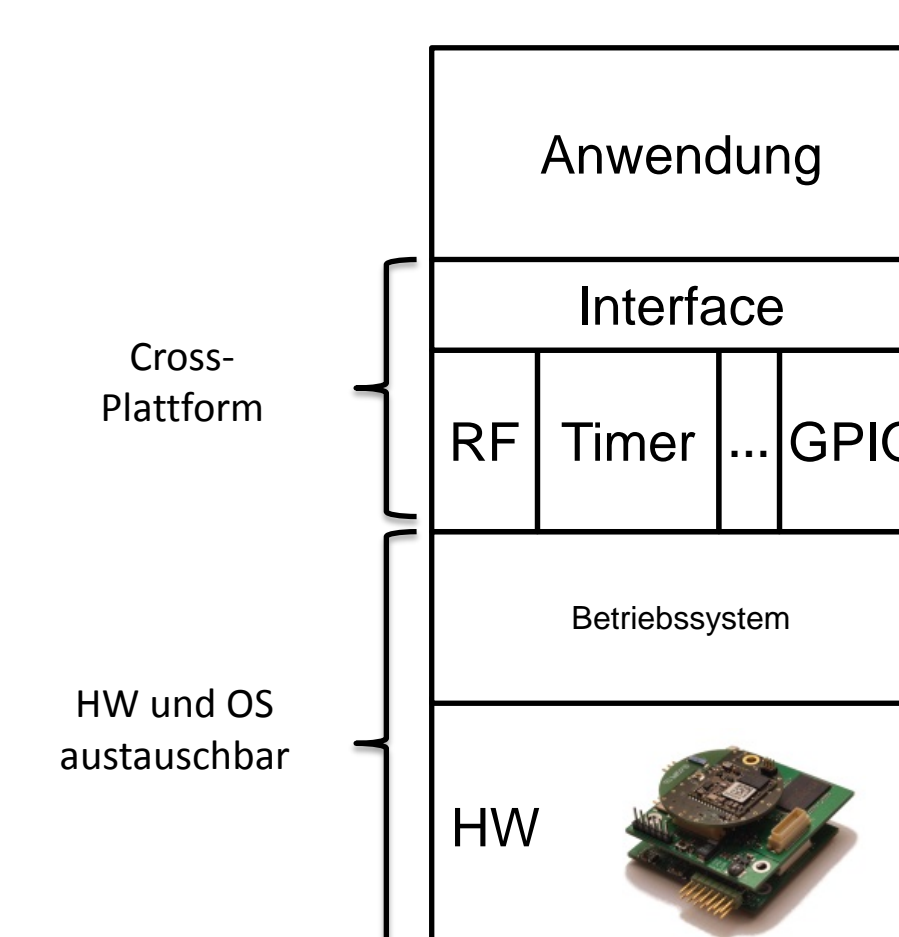
- [1] S. Weidling, E. Sogomonyan, und M. Goessel, „Error Correction of Transient Errors in a Sum-Bit Duplicated Adder by Error Detection,” in Digital System Design (DSD), 2013 EuroMicro Conference on, Sept 2013, S. 855–862.
- [2] M. Krstic, S. Weidling, V. Petrovic, und M. Goessel, „Improved circuitry for soft error correction in combinational logic in pipelined designs,” in On-Line Testing Symposium (IOLTS), 2014 IEEE 20th International, July 2014, S. 93–98.
- [3] S. Weidling, M. Krstic, V. Petrovic, M. Goessel, „Neue Methodik zur Implementierung fehlertoleranter pipeline-basierter Architekturen” Testmethoden und Zuverlässigkeit von Schaltungen und Systemen - TuZ 2015, S. 86 - 89, März 2015, Bad Urach, Germany.

**Geschützt in gemeinsamer Patentanmeldung: DE 10 2013 225 039 A1**

### Studenten aus Potsdam arbeiten im Joint Lab im DIAMANT-Projekt (BMBF gefördert)

Thema: Entwicklung einer Cross-Plattform für Sensorknoten

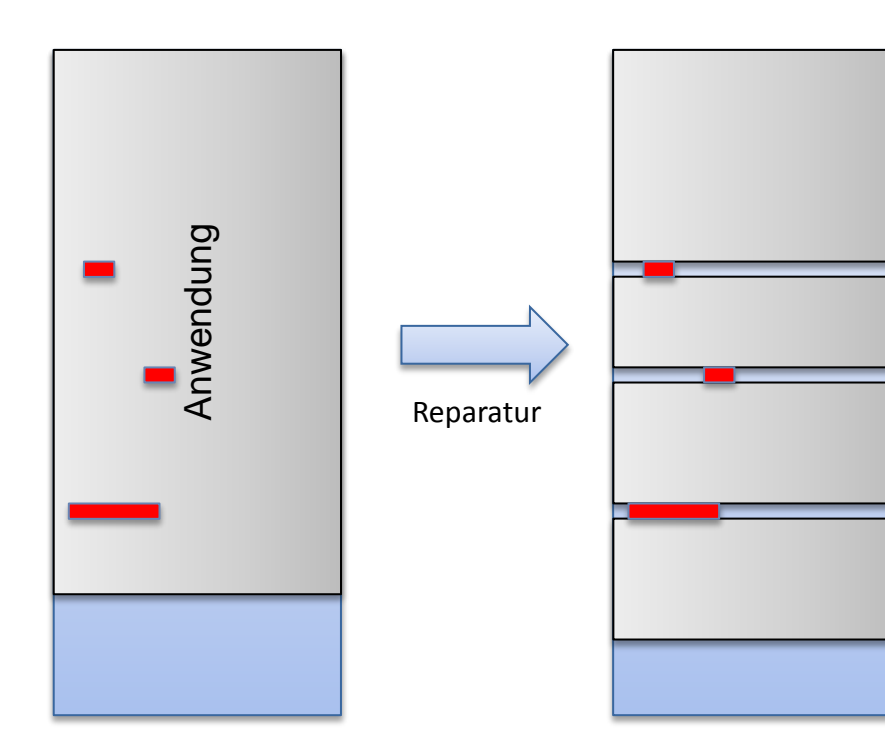
N. Vetter (UP), P. Poppe (UP), N. Todtenberg (IHP), T. Basmer (IHP), Prof. M. Schölzel (IHP)



- Entwicklung einer Cross-Plattform für Sensorknoten zur weitgehend hardware- und betriebssystemunabhängigen Anwendungsentwicklung
- Erhöhung der Zuverlässigkeit von Hardwarekomponenten in und der Kommunikation zwischen eingebetteten verteilten Systemen
- Beteiligung regionaler Firmen (MEYTEC Informationssysteme GmbH, Greenway Systems GmbH)

### Thema: Softwarebasierter Reparaturmethoden für eingebettete Speicher

Dr. F. Mühlbauer (UP), C. Ziemann (UP), L. Schröder (UP), F. Kubicek (UP), Dr. P. Skoniecz (IHP), Prof. M. Schölzel (IHP)



- Erhöhung der Hardwarezuverlässigkeit im Feld und der Speicherausbeute nach der Fertigung durch softwarebasierte Flash-Speicher-Reparatur
- Für reale Fehler Erhöhung der Ausbeute von 80% auf 93% möglich (250 nm Technology verwendet)
- Integration in Fertigungstest
- Integration in die Cross-Plattform

### Ausgewählte Publikationen

- [1] M. Schölzel, P. Skoniecz: „Software-based Repair for Memories in Tiny Embedded Systems”, European Test Symposium (ETS), 2015.
- [2] M. Schölzel, P. Skoniecz, F. Vater: „On the feasibility of handling manufacturing faults in embedded memories by software means”, IEEE International Workshop of Electronics, Control, Measurement, Signals and their application to Mechatronics (ECMSM'15), 2015.